

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-315651

(43)Date of publication of application : 26.11.1993

(51)Int.Cl.

H01L 33/00

(21)Application number : 04-116305

(71)Applicant : ROHM CO LTD

(22)Date of filing : 08.05.1992

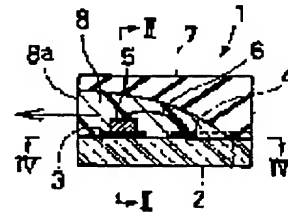
(72)Inventor : NISHIDA HIRONOBU
SAWABE TSUTOMU
ISHINAGA HIROMOTO

(54) METHOD OF MANUFACTURING SIDE EMISSION TYPE SEMICONDUCTOR LIGHT-EMITTING ELEMENT

(57)Abstract:

PURPOSE: To improve productivity and reduce manufacture cost by foaming a lead electrode pattern in each substrate, and mounting a semiconductor light emitting chip, and charging transparent synthetic resin in each recess being formed in the place of each cover body of a raw material board for connected cover bodies, so that one part may be exposed outside of the cover body.

CONSTITUTION: In a raw material board for a substrate, wherein a plurality of substrates 2 each of which constitutes one semiconductor light emitting element 1 are connected in a body, lead electrode patterns 3 and 4 are formed in each of the place of each substrate 2, and also a semiconductor light emitting chip 5 is mounted. On the other hand, in a raw material substrate, where a plurality of cover bodies 7 each of which constitutes one semiconductor element 1 are connected in a body, a recess is made in each of the place of each cover body 7, and transparent synthetic resin 8 is charged in liquid state into each recess. Next, the raw material board for boards and the raw material board for cover bodies are put on top of each other and are junctioned, and are cut so that one part 8a of the transparent synthetic resin 8 may be exposed outside of the cover body 7 separately for each semiconductor light-emitting element 1 after hardening of the transparent synthetic resin 8.



LEGAL STATUS

[Date of request for examination] 23.06.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2948412

[Date of registration] 02.07.1999

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-315651

(43)公開日 平成5年(1993)11月26日

(51)Int.Cl.⁵

H 0 1 L 33/00

識別記号

庁内整理番号

F I

技術表示箇所

N 8934-4M

審査請求 未請求 請求項の数1(全 5 頁)

(21)出願番号 特願平4-116305

(22)出願日 平成4年(1992)5月8日

(71)出願人 000116024

ローム株式会社

京都府京都市右京区西院溝崎町21番地

(72)発明者 西田 裕宣

京都市右京区西院溝崎町21番地 ローム株式会社内

(72)発明者 澤邊 勉

京都市右京区西院溝崎町21番地 ローム株式会社内

(72)発明者 石長 宏基

京都市右京区西院溝崎町21番地 ローム株式会社内

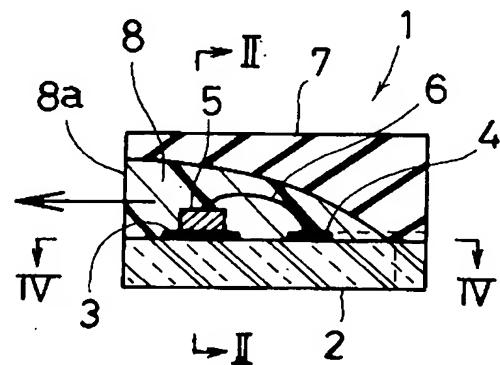
(74)代理人 弁理士 石井 暁夫 (外2名)

(54)【発明の名称】 側面発光型の半導体発光素子を製造する方法

(57)【要約】 (修正有)

【目的】 上面にリード電極パターン3、4を形成すると共に半導体発光チップ5をマウントした基板2と、この基板2の上面に固着した非透明体製のカバー体7と、このカバー体7内に一側面8aがカバー体7外に露出するように充填した透明合成樹脂8とから成る側面発光型半導体発光素子1を、低コストで製造する。

【構成】 基板2の複数個を一体的に接続した基板用素材板における各基板2の箇所リード電極パターン3、4を形成すると共に半導体発光チップ5をマウントする一方、カバー体7の複数個を一体的に接続したカバー体用素材板における各カバー体7の箇所に凹所を形成し、この各凹所内に透明合成樹脂8を充填し、次いで、前記基板用素材板及び前記カバー体用素材板を、これらを互いに重ね合わせ接合したのち、一つの半導体発光素子1ごとに、前記透明合成樹脂8における一部がカバー体外に露出するように切断して8a端面を設ける。



【特許請求の範囲】

【請求項1】一つの半導体発光素子を構成する基板の複数個を一体的に接続して成る基板用素材板には、前記各基板の箇所の各々にリード電極パターンを形成すると共に半導体発光チップをマウントする一方、一つの半導体発光素子を構成するカバー体の複数個を一体的に接続したカバー体用素材板には、前記各カバー体の箇所の各々に凹所を形成し、この各凹所内に透明合成樹脂を液体の状態で充填し、次いで、前記基板用素材板及び前記カバー体用素材板を、これらを互いに重ね合わせ接合して前記透明合成樹脂を硬化したのち、一つの半導体発光素子ごとに、前記透明合成樹脂の一部がカバー体外に露出するように切断することを特徴とする側面発光型の半導体発光素子を製造する方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、側面を発光するようにした発光ダイオード又は半導体レーザ等の半導体発光素子を製造する方法に関するものである。

【0002】

【従来の技術】一般に、この種の側面発光型の半導体発光素子1は、例えば、実開昭63-188967号公報又は実開昭64-8759号公報等に記載され、且つ、図1～図4に示すように、基板2の上面に、少なくとも一対のリード電極パターン3、4を形成し、その一方のリード電極パターン3の上面に、半導体発光チップ5をマウントしたのち、この半導体発光チップ5と他方のリード電極パターン4との間を、金属線6にてワイヤーボンディングし、次いで、前記基板2の上面に、少なくとも一つの側面に開口部7aを備えて成る非透明体製のカバー体7を、前記半導体発光チップ5及び金属線6を覆うように装着し、このカバー体7の内部に、透明な合成樹脂8を充填して、半導体発光チップ5及び金属線6の部分に密封し、この透明合成樹脂8のうち前記カバー体7の開口部7a箇所における露出面8aから光を発射すると言う構成している。なお、符号9は、一方のリード電極パターン3に対する接続用端子を、符号10は、他方のリード電極パターン4に対する接続用端子を各々示す。

【0003】

【発明が解決しようとする課題】ところで、従来、前記した側面発光型の半導体発光素子1を製造するに際しては、基板2及びカバー体7を製造すること、基板2の上面にカバー体7を固着すること、このカバー体7の内部に透明合成樹脂8を充填することの各工程を、半導体発光素子1の一個ずつについて行うと共に、前記透明合成樹脂8における露出面8aを平面状に仕上げることの工程をも、半導体発光素子1の一個ずつについて行うようにしているから、生産性がきわめて低くて、製造コストが大幅にアップすると言う問題があった。

【0004】本発明は、前記した各工程を複数個の半導体発光素子について同時に行うようにすることによって、生産性の向上を図ることを技術的課題とするものである。

【0005】

【課題を解決するための手段】この技術的課題を達成するため本発明は、一つの半導体発光素子を構成する基板の複数個を一体的に接続して成る基板用素材板には、前記各基板の箇所の各々にリード電極パターンを形成すると共に半導体発光チップをマウントする一方、一つの半導体発光素子を構成するカバー体の複数個を一体的に接続したカバー体用素材板には、前記各カバー体の箇所の各々に凹所を形成し、この各凹所内に透明合成樹脂を液体の状態で充填し、次いで、前記基板用素材板及び前記カバー体用素材板を、これらを互いに重ね合わせ接合して前記透明合成樹脂を硬化したのち、一つの半導体発光素子ごとに、前記透明合成樹脂における一部がカバー体外に露出するように切断すると言う方法を採用した。

【0006】

【作用】このようにすると、一つの半導体発光素子を構成する基板、及び同じく一つの半導体発光素子を構成するカバー体を製造すること、前記基板の上面にカバー体を固着すること、このカバー体の内部に透明合成樹脂を充填することの各工程を、複数個の基板を一体的に接続した基板用素材板と、複数個のカバー体を一体的に接続したカバー体用素材板によって、半導体発光素子の複数個ずつについて行うことができると共に、透明合成樹脂における露出面を平面状に仕上げることの工程を、基板用素材板及びカバー体用素材板を一つの半導体発光素子ごと切断することで同時に行うことができる。

【0007】

【発明の効果】従って、本発明によると、側面発光型の半導体発光素子を製造する場合において、その生産性を大幅にアップすることができ、製造コストの低減を達成できる効果を有する。

【0008】

【実施例】以下、本発明の実施例を、前記図1～図4に示す構造の側面発光型半導体発光素子1を製造する場合に適用した図面（図5～図15）について説明する。図5及び図6において符号Aは、複数枚の基板2を縦方向及び横方向に並べて一体的に接続して成る絶縁体製の基板用素材板を示す。但し、この場合において、上から第1列目における各基板2と第2列目における各基板2とは互いに相対向し、第2列目の各基板2と第3列目の各基板2とは背中合わせになるようにして配列されている。

【0009】また、前記基板用素材板Aには、縦横に並べた各基板2のコーナーの部分に、貫通孔A₁が穿設されている。更にまた、符号A₂は、各基板2を縦方向に区分する縦切断線を、符号A₃は、各基板2を横方向に

区分する横切断線を示す。そして、この基板用素材板Aの表面には、各基板2の箇所各々に、図7及び図8に示すように、リード電極パターン3、4を形成すると共に、その各貫通孔A₁の内面に、接続用端子9、10を構成するためにスルーホール状の電極膜11を形成する。

【0010】次いで、図9及び図10に示すように、前記各一方のリード電極パターン3の各々に対して半導体発光チップ5をマウントしたのち、この各半導体発光チップ5と他方のリード電極パターン4との各々間を、金属線6にてワイヤーボンディングする。一方、図11～図13において符号Bは、複数個のカバー体7を縦方向及び横方向に並べて一体的に接続して成る非透明合成樹脂製のカバー体用素材板を示し、このカバー体用素材板Bには、各カバー体7の箇所各々に、凹所B₁が形成されている。但し、この場合において、上から第1列目における各カバー体7の凹所B₁と第2列目における各カバー体7の凹所B₁とは連続している。また、符号B₂は、各カバー体7を縦方向に区分する縦切断線を、符号B₃は、各カバー体7を横方向に区分する横切断線を示す。

【0011】そして、前記カバー体用素材板Bを、その各凹所B₁を上向きにした状態で、各凹所B₁内の各々に、図14に示すように、エポキシ樹脂等の透明合成樹脂8を液体の状態で充填する一方、前記基板用素材板Aを、下向きの状態にして、前記カバー体用素材板Bに対して重ね合わせるにより、前記基板用素材板Aと前記カバー体用素材板Bとを、図15及び図16に示すように、一体的に接合すると共に、前記透明合成樹脂8を硬化させる。

【0012】この場合において、基板用素材板Aとカバー体用素材板Bとの一体的な接合は、その両者を接着剤にて貼り合わせるようにしても良いが、前記カバー体用素材板Bにおける各凹所B₁内に充填したエポキシ樹脂等の透明合成樹脂8を、そのまま接着剤として貼り合わせるようにしても良いのである。次いで、前記のように一体的に接合した基板用素材板Aと前記カバー体用素材板Bとを、その各々における縦切断線A₂、B₂及び横切断線A₃、B₃に沿って薄い刃カッターC等にて、一つの半導体発光素子1ごとに切断するのであり、この切断により、透明合成樹脂8における一部がカバー体7外に露出し、露出面8aになるから、前記図1～図4に示すような半導体発光素子1の複数個を同時に製造することができるのである。

【0013】なお、前記カバー体用素材板Bの表裏両面のうち凹所B₁を設けない裏面には、当該カバー体用素材板Bにおける各縦切断線B₂及び各横切断線B₃の箇所に、切断用溝B₂'、B₃'を、前記縦切断線B₂及び横切断線B₃に沿って延びるように予め形成するようにしても良いのである。また、前記各凹所B₁の内面

に、半導体発光チップ5からの光を、透明合成樹脂8における一側面8aに向かうようにした光の反射膜を形成するようにしても良いのである。

【0014】更にまた、前記実施例は、基板用素材板Aにおける第1列目の各基板2と第2列目の各基板2を相対向するように配設することによって、カバー体用素材板Bの第1列目における各カバー体7の凹所B₁と第2列目におけるカバー体7の凹所B₁とを連通するように構成した場合を示したが、本発明はこれに限らず、基板用素材板Aにおける各基板2を同じ向きに配設する一方、カバー体用素材板Bの各カバー体7における凹所B₁を、各カバー体7の各々について独立した形態にし、切断に際して、各凹所B₁内に充填した透明合成樹脂8の一部がカバー体7の外に露出するように切断すると言う構成にしても良いのである。

【0015】加えて、前記実施例は、側面発光型の発光ダイオードを製造する場合であったが、本発明は、側面発光型の半導体レーザ等のようなその他の発光素子の製造にも適用できることは言うまでもない。

【図面の簡単な説明】

【図1】側面発光型半導体発光素子の縦断正面図である。

【図2】図1のII-II視断面図である。

【図3】図1の平面図である。

【図4】図1のIV-IV視断面図である。

【図5】基板用素材板の平面図である。

【図6】図5のVI-VI視断面図である。

【図7】基板用素材板の表面にリード電極パターンを形成したときの平面図である。

【図8】図7のVIII-VIII視断面図である。

【図9】基板用素材板の表面に半導体発光チップをマウントしたのちワイヤーボンディングしたときの平面図である。

【図10】図9のX-X視断面図である。

【図11】カバー体用素材板の平面図である。

【図12】図11のXII-XII視断面図である。

【図13】図11のXIII-XIII視断面図である。

【図14】カバー用素材板における各凹所内に透明合成樹脂を充填したときの断面図である。

【図15】基板用素材板とカバー用素材板とを接合したときにおける前記図13と同じ箇所の断面図である。

【図16】基板用素材板とカバー用素材板とを接合したときにおける前記図12と同じ箇所の断面図である。

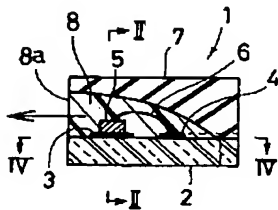
【符号の説明】

- | | |
|------|--------------|
| 1 | 側面発光型半導体発光素子 |
| 2 | 基板 |
| 3, 4 | リード電極パターン |
| 5 | 半導体発光チップ |
| 6 | 金属線 |
| 7 | カバー体 |

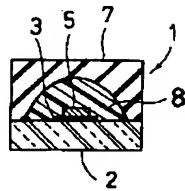
8 透明合成樹脂
 8 a 透明合成樹脂の一側面
 A 基板用素材板
 A₁ 貫通孔

B カバー体用素材板
 B₁ 凹所
 A₂, B₂ 縦切断線
 A₃, B₃ 横切断線

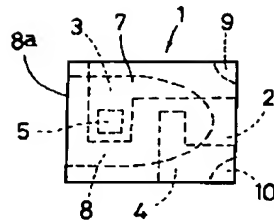
【図1】



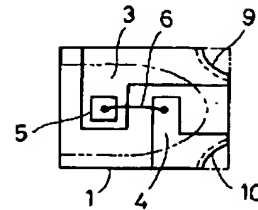
【図2】



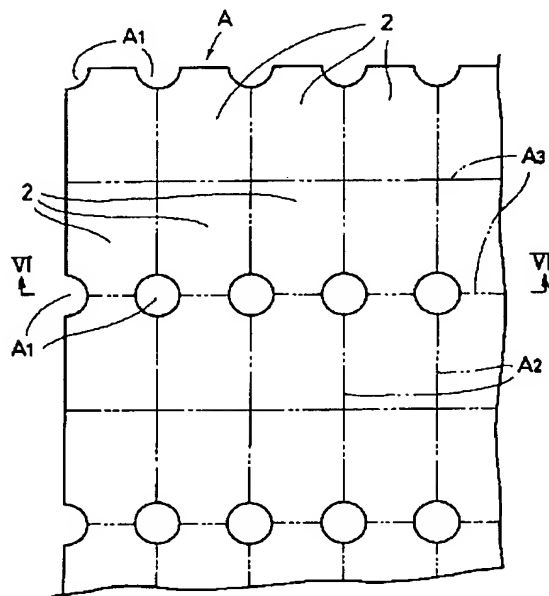
【図3】



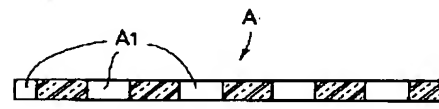
【図4】



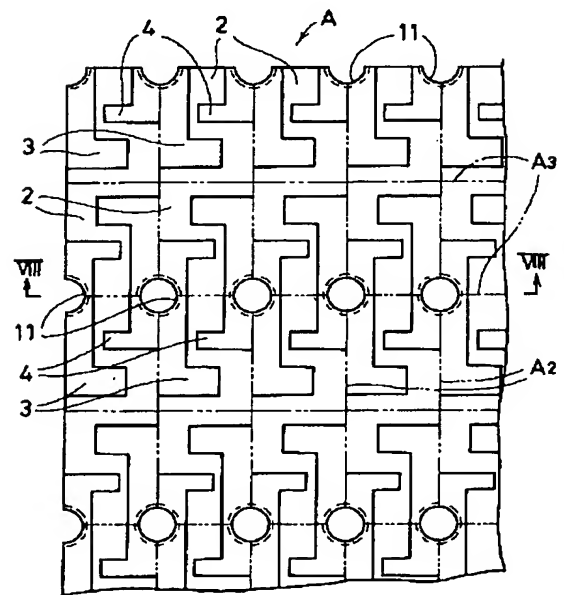
【図5】



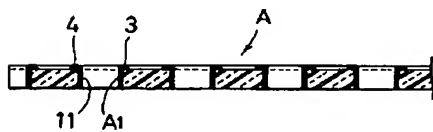
【図6】



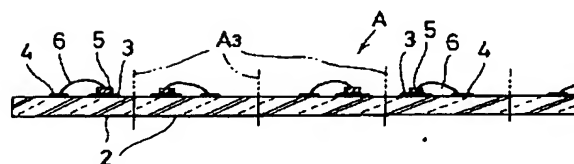
【図7】



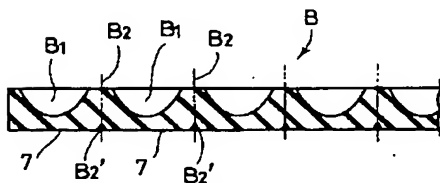
【図8】



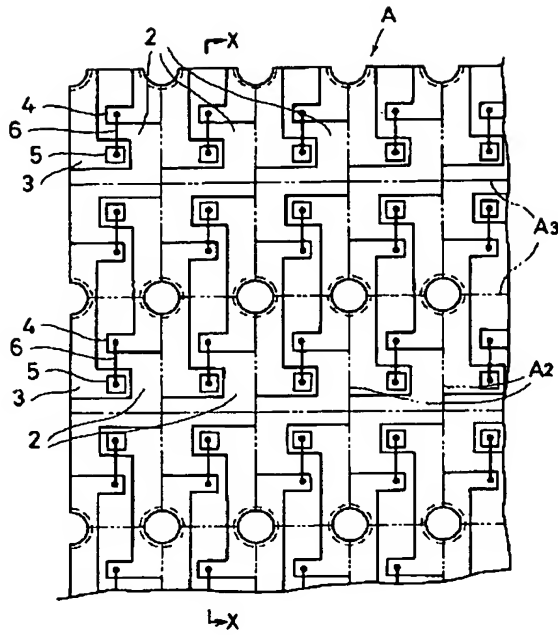
【図10】



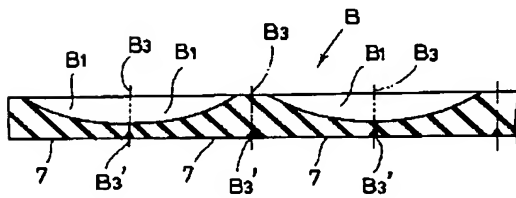
【図12】



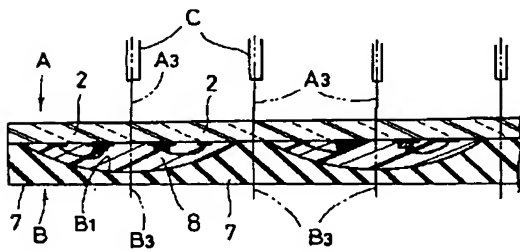
【図9】



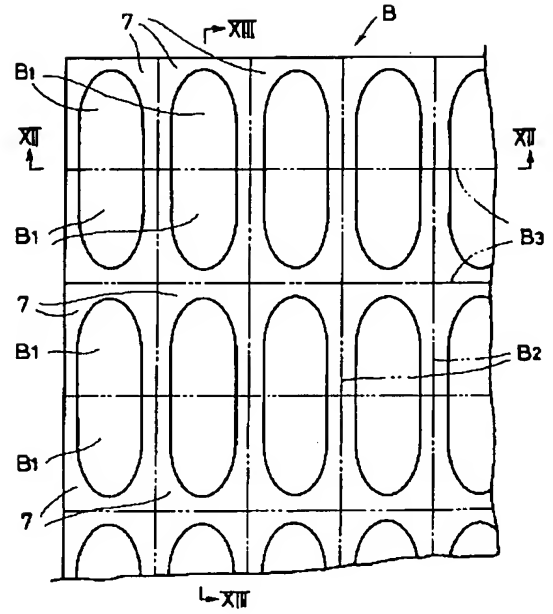
【図13】



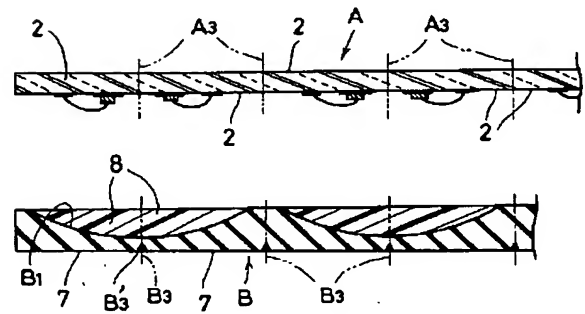
【図15】



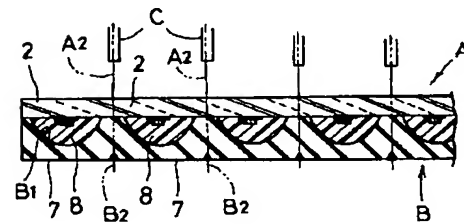
【図11】



【図14】



【図16】



PAT-NO: JP405315651A

DOCUMENT-IDENTIFIER: JP 05315651 A

TITLE: METHOD OF MANUFACTURING SIDE EMISSION TYPE
SEMICONDUCTOR
LIGHT-EMITTING ELEMENT

PUBN-DATE: November 26, 1993

INVENTOR-INFORMATION:

NAME

NISHIDA, HIRONOBU

SAWABE, TSUTOMU

ISHINAGA, HIROMOTO

ASSIGNEE-INFORMATION:

NAME

ROHM CO LTD

COUNTRY

N/A

APPL-NO: JP04116305

APPL-DATE: May 8, 1992

INT-CL (IPC): H01L033/00

US-CL-CURRENT: 257/81, 257/99 , 257/100

ABSTRACT:

PURPOSE: To improve productivity and reduce manufacture cost by foaming a lead electrode pattern in each substrate, and mounting a semiconductor light emitting chip, and charging transparent synthetic resin in each recess being formed in the place of each cover body of a raw material board for connected cover bodies, so that one part may be exposed outside of the cover body.

CONSTITUTION: In a raw material board for a substrate, wherein a plurality of substrates 2 each of which constitutes one semiconductor light emitting element 1 are connected in a body, lead electrode patterns 3 and 4 are formed in each of the place of each substrate 2, and also a semiconductor light emitting chip 5 is mounted. On the other hand, in a raw material substrate, where a plurality of cover bodies 7 each of which constitutes one semiconductor element 1 are connected in a body, a recess is made in each of the place of each cover body 7, and transparent synthetic resin 8 is charged in liquid state into each recess. Next, the raw material board for boards and the raw material board for cover bodies are put on top of each other and are junctioned, and are cut so that one part 8a of the transparent synthetic resin 8 may be exposed outside of the cover body 7 separately for each semiconductor light-emitting element 1 after hardening of the transparent synthetic resin 8.

COPYRIGHT: (C)1993,JPO&Japio